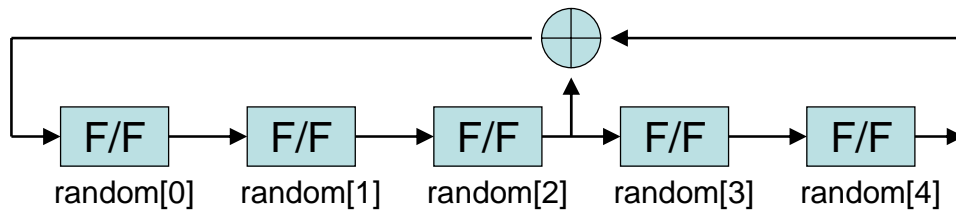


Digital System Design

Homework #8 (Due: May 18)

1. 請用 Verilog 描述下面這個由五個 flip-flop 及一個 XOR gate 組成的 linear feedback shift register (LFSR)，並做模擬觀察其結果，看看是否具有類似 random generator 的效果。



作業繳交方式:

繳交電子檔即可，繳交管道及評分方式請見助教於 BBS 上的公告