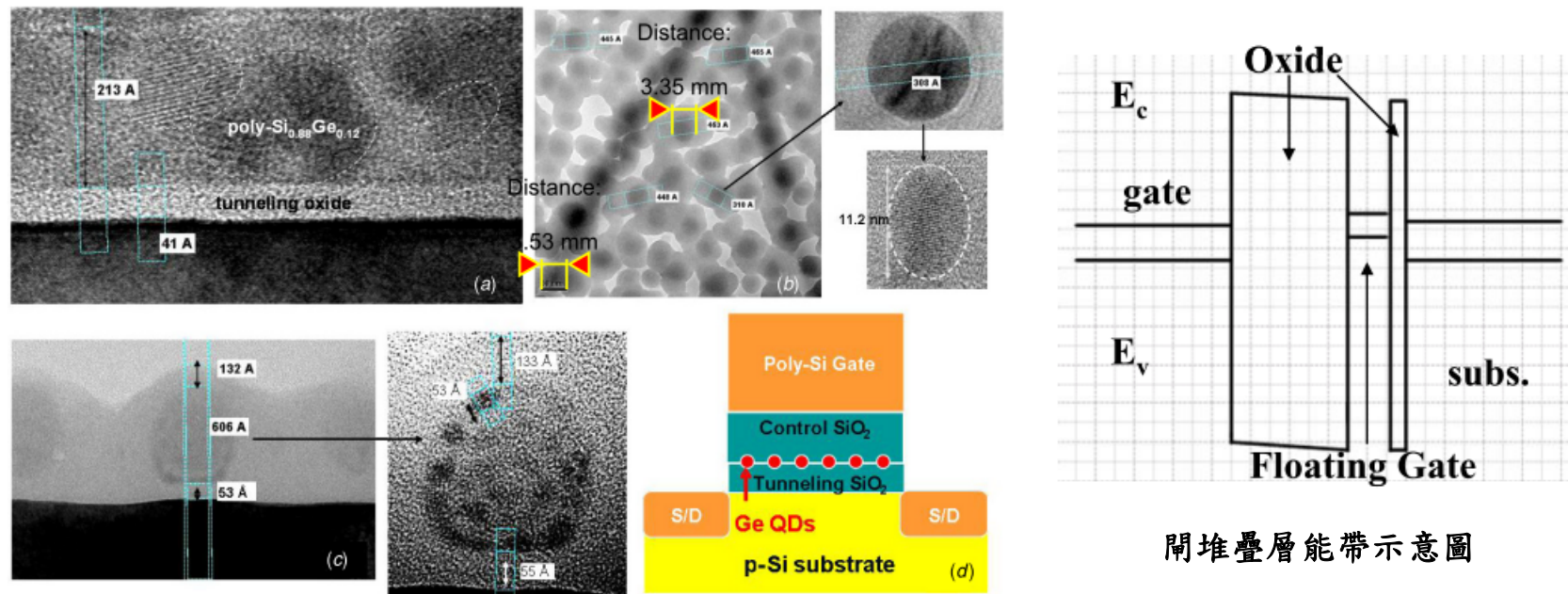


Non-Volatile Memory

在積體電路發展中，除了微處理器的邏輯元件外，最重要的就是半導體記憶體。半導體記憶體又可以依存入資料是否受到供電(power)影響而分成：揮發性(Volatile)與非揮發性(Non-Volatile)兩大類。所謂的揮發性記憶體係當除去外部電源之後，儲存在記憶體中之資料將隨之消失；反之非揮發性記憶體為當資料寫入之後，則不論電源供應與否，可以長時間儲存資料，但是仍然有一定儲存期限。

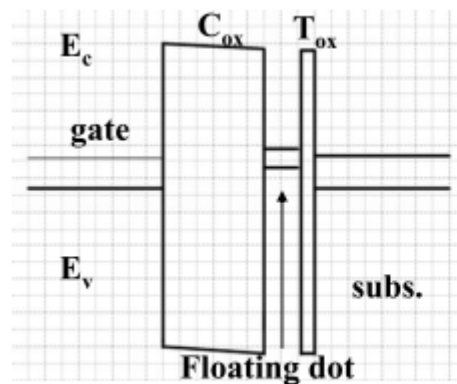
本實驗室藉由沈積複晶矽鍺層，再利用氧化形成鍺奈米晶粒作為浮點記憶體之閘堆疊(gate stacked)以改善浮閘記憶體讀取速度、儲存時間、操作電壓、耐用性等特性。我們已成功製作鍺奈米晶粒電晶體，並且進行其相關的量測分析，以評估鍺浮點記憶體的未來應用。



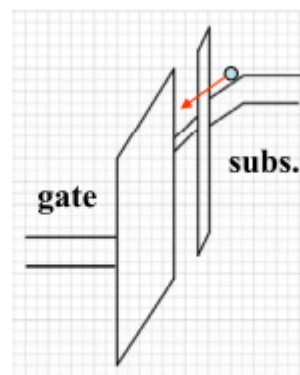
操作原理

圖(a)是浮點記憶體的能帶圖。左邊是閘極，中間是浮點部分，最右邊是基板，浮點的兩端二氧化矽絕緣層是為了將電荷侷限在浮點中。靠近基板端的氧化層稱為穿隧氧化層(Tunnel Oxide)，當寫入或抹除電荷時都必須穿過穿隧氧化層；而靠近閘極端的氧化層為控制氧化層(Control Oxide)，其功用為將電荷侷限在浮點中不讓電荷由閘極進出。

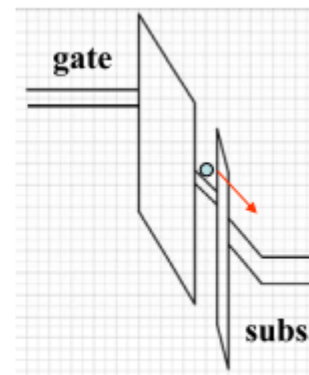
首先，介紹浮點記憶體如何做寫入這個動作。在閘極施給一個正電壓將使得閘極端能帶圖向下彎曲，此時基板端便開始累積電子，電子受到電場影響開始進行所謂的穿隧效應(Tunneling Effect)進入當我們浮點中，此即為“寫入”的動作，如圖(b)所示。電子進入浮閘中後會造成啟始電晶體之電壓(Threshold Voltage)的平移。反之，若在閘極施給一個負偏壓，這將使得閘極端的位能上升，且浮點的能階高於基板的能階，此時電荷便從浮點中抹除，電晶體的啟始電壓也就恢復到原來的值，如圖(c)所示。



(a)

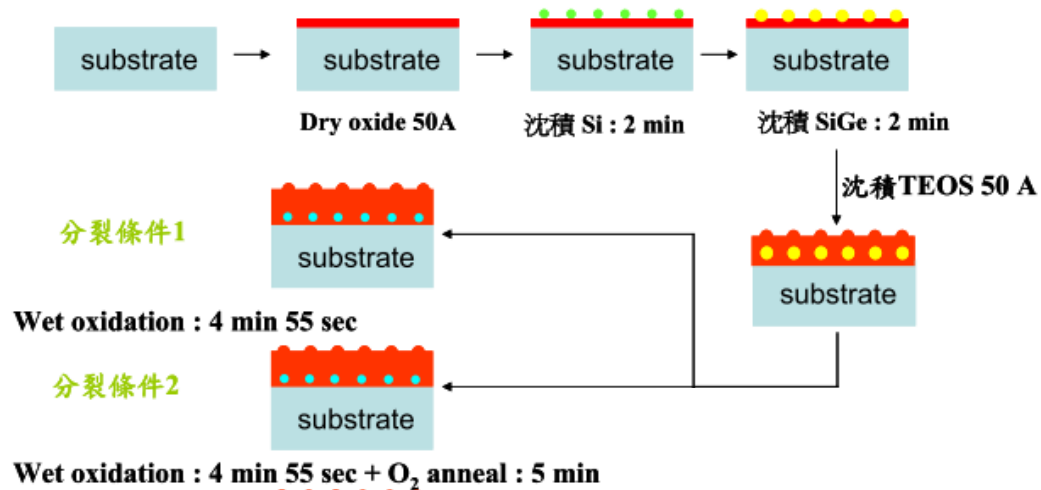


(b)寫入



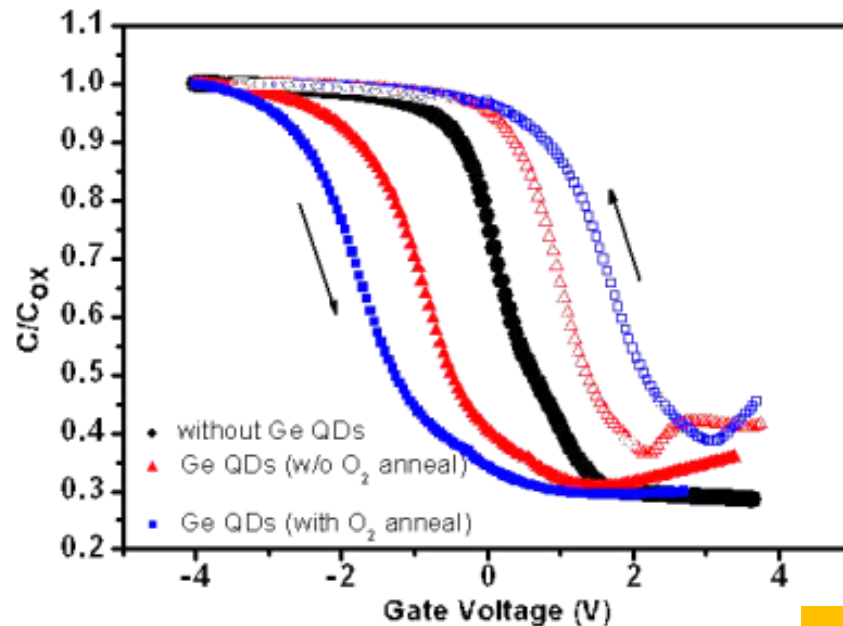
(c)抹除

Fabrication



此鍺浮點電容在製程處，我們進行兩種不同的回火條件(a)溼氧氧化 4'55"(b)溼氧氧化 4'55"再加上乾氧氧化5'。後續的電性量測都針對此兩種條件進行分析。

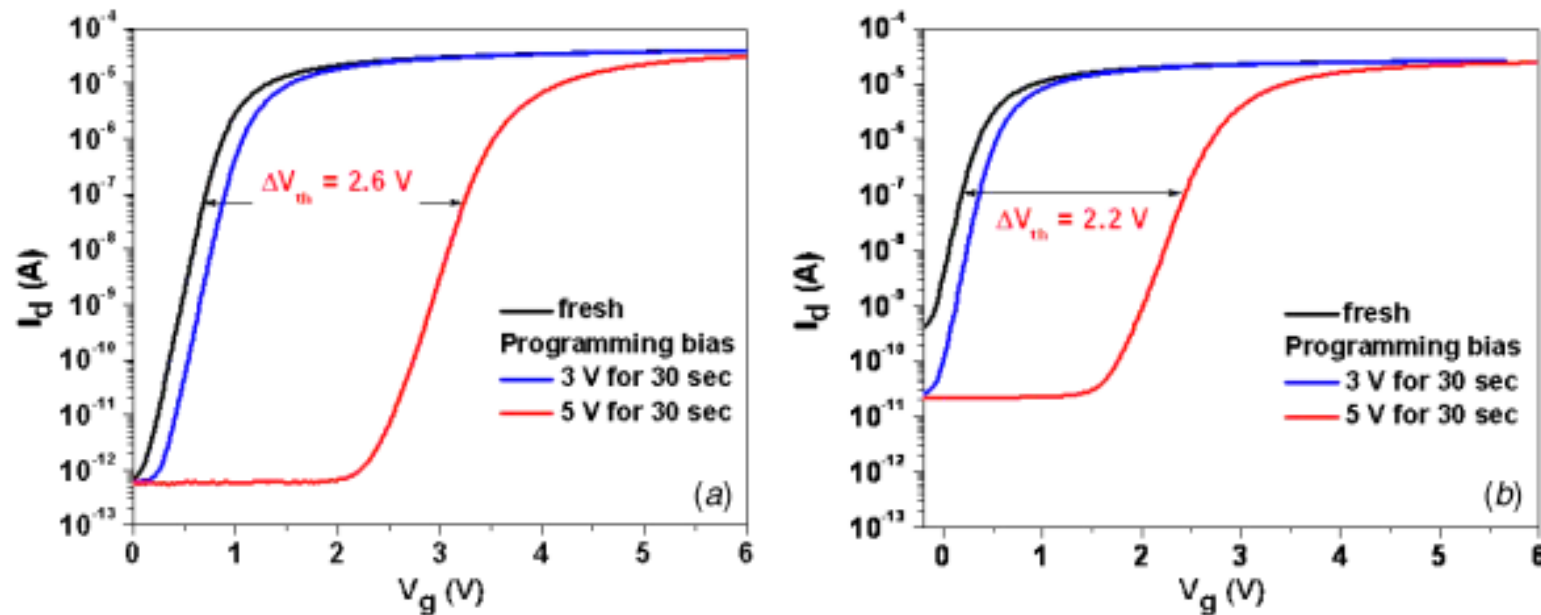
C-V characteristics



經過鍺浮點電容量測之後，我們可以清楚觀察到C-V特性曲線有磁滯現象。於是我們將此閘堆疊結構做成浮點電晶體，來做更進一步量測，這將有助於更了解記憶體特性及取得相關訊息。

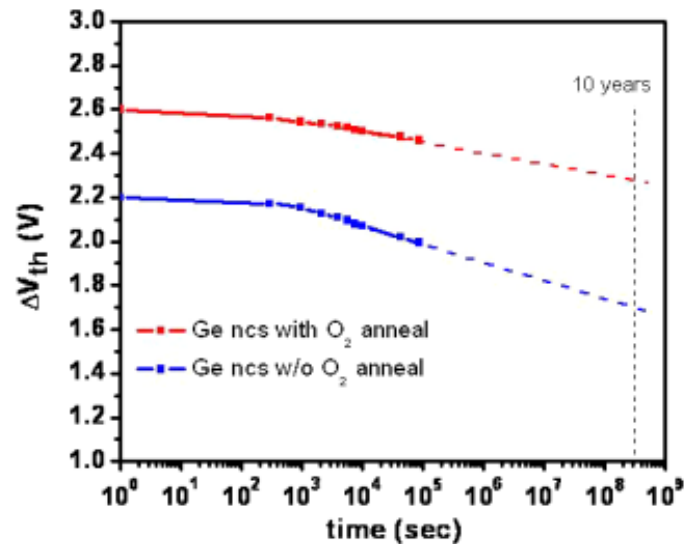
I_D - V_G characteristics

鍺浮點電晶體之 I_D - V_G 量測，我們仍可觀察到明顯的磁滯現象，且經過氧氣回火之電晶體因為修補了鍺量子團與閘介電質間的缺陷，所以擁有最大的啟始電壓位移量(2.6 V)。



I-V characteristics of MOSFETs with Ge-ncs (a) with and (b) without O_2 anneal after programming for 30 s.

Retention characteristics



鍺浮點電晶體之儲存時間量測，我們可以觀察到經過氧氣回火的電晶體，因為修補了鍺量子團與閘介電質間的缺陷，更能將電子保存在鍺量子團中。換句話說，經過回火之鍺浮點電晶體能夠將資料保存得更久。

結論

我們利用 LPCVD 沈積複晶矽鍺團並藉由矽鍺選擇性氧化來形成鍺奈米晶粒進而製作鍺浮點記憶體。並且在製作過程中利用橢圓儀進行非破壞性的檢測，這個檢測方式可以有效縮短利用 TEM 檢測的時間和成本。

在元件結構方面，雖然閘堆疊層的製作並未達到預期的結構，但是我們也從中學習到沈積複晶矽鍺層時必須注意其表面的粗糙度。因為複晶矽鍺層的表面粗糙度會影響氧化方向，無法確定氧化方向將使我們無法掌握穿隧氧化層厚度。

上述所提到的矽鍺薄膜均勻度與鍺量子點的大小、位置，甚至是鍺量子點之結晶性，已於2009年能夠精準掌控。相信在非揮發性記憶體元件的閘堆疊層製作對於本實驗室已非難事。